

**WEST**

Generate Collection

Search Results - Record(s) 1 through 3 of 3 returned.

☒ 1. Document ID: JP 62126671 A

L2: Entry 1 of 3

File: JPAB

Jun 8, 1987

PUB-NO: JP362126671A

DOCUMENT-IDENTIFIER: JP 62126671 A

TITLE: CHARGE TRANSFER DEVICE

PUBN-DATE: June 8, 1987

## INVENTOR-INFORMATION:

NAME

YAMAMOTO, HIDEKAZU

HINE, SHIRO

ASAI, SOTOHISA

HIROSE, RON

YUYA, NAOKI

UENO, MASAFUMI

## ASSIGNEE-INFORMATION:

NAME

MITSUBISHI ELECTRIC CORP

COUNTRY

N/A

APPL-NO: JP60268428

APPL-DATE: November 27, 1985

US-CL-CURRENT: 257/248

INT-CL (IPC): H01L 29/76

## ABSTRACT:

PURPOSE: To obtain a charge transfer device, which is driven in two phases and do not require step parts in an insulating film, by forming the insulating film on a semiconductor substrate, and forming gate electrodes, which are formed with metals having different work functions or combination of semiconductors.

CONSTITUTION: On an insulating film 2 formed on a semiconductor substrate 1, gate electrodes 7 and 8 for charge transfer, which are formed by metals having different work functions or combination of semiconductors and are electrically insulated, are provided. For example, on the gate insulating film 2, first layer gate electrode 7 and second layer gate electrode 8, which apply voltages required for forming potential wells, are alternately formed. Electric charge is stored in the

alternately formed. Electric charge is stored in the semiconductor substrate 1 from the potential wells. An insulating film 9 for isolating the gate electrodes are formed between the first layer gate electrode 7 and the second layer gate electrode 8 on the insulating film 2. The first layer gate electrode 7 and the second layer gate electrode 8 are formed with polycrystalline silicon films. The electrodes are formed by N-type polycrystalline silicon regions 10 and P-type polycrystalline silicon regions 11 by ion implantation method and the like.

COPYRIGHT: (C)1987,JPO&Japio

Full	Title	Citation	Front	Review	Classification	Date	Reference	Claims	KWIC	Draw Desc	Image
------	-------	----------	-------	--------	----------------	------	-----------	--------	------	-----------	-------

☐ 2. Document ID: JP 57114281 A

L2: Entry 2 of 3

File: JPAB

Jul 16, 1982

PUB-NO: JP357114281A

DOCUMENT-IDENTIFIER: JP 57114281 A

TITLE: MOS TYPE TRANSISTOR

PUBN-DATE: July 16, 1982

INVENTOR-INFORMATION:

NAME

TAKENAKA, KAZUHIRO

ASSIGNEE-INFORMATION:

NAME

NISSAN MOTOR CO LTD

COUNTRY

N/A

APPL-NO: JP56000606

APPL-DATE: January 6, 1981

INT-CL (IPC): H01L 29/78; H01L 29/62

ABSTRACT:

PURPOSE: To accelerate the operation of an MOS type transistor by forming a gate of two types of metals having different work functions, and forming a depletion type region and an enhancement type region, thereby eliminating a punch through current.

CONSTITUTION: An n+ type source 3, a drain 4 and a gate oxidized film 2 are formed of a p-type Si substrate 5 having an impurity density. An Au electrode 6 is formed by etching or sputtering after deposition or sputter. Before the electrode 6 and a gate electrode 10 made of an aluminum electrode 7 are formed, the surface density is varied, thereby providing a depletion type region 8 having negative threshold voltage and

## ⑫ 公開特許公報(A)

昭62-126671

⑪ Int.Cl.<sup>4</sup>  
H 01 L 29/76

識別記号

庁内整理番号  
7525-5F

⑬ 公開 昭和62年(1987)6月8日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 電荷転送装置

⑮ 特 願 昭60-268428

⑯ 出 願 昭60(1985)11月27日

⑰ 発 明 者 山 本 秀 和 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・  
アイ研究所内  
⑰ 発 明 者 日 根 史 郎 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・  
アイ研究所内  
⑰ 発 明 者 浅 井 外 壽 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・  
アイ研究所内  
⑰ 発 明 者 広 瀬 論 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・  
アイ研究所内  
⑰ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号  
⑰ 代 理 人 弁理士 大岩 増雄 外2名  
最終頁に続く

## 明 細 書

## 1. 発明の名称

電荷転送装置

## 2. 特許請求の範囲

(1) 半導体基板と、

前記半導体基板上に形成された絶縁膜と、  
前記絶縁膜上に形成され、互いに電気的に絶縁  
された電荷転送のためのゲート電極とを備える2  
相駆動の電荷転送装置において、

前記各ゲート電極は、仕事関数の異なる金属あ  
るいは半導体の組合わせにより構成されることを  
特徴とする電荷転送装置。

(2) 前記各ゲート電極はp形多結晶シリコ  
ンとn形多結晶シリコンとを組合わせて構成され  
ることを特徴とする、特許請求の範囲第1項記載  
の電荷転送装置。

## 3. 発明の詳細な説明

[産業上の利用分野]

この発明は、電荷転送装置に関し、特に、2相  
駆動の電荷転送装置のゲート電極構造に関する。

## [従来の技術]

第2図は従来の2相駆動電荷転送装置を示す図  
であり、特に第2図(a)はその断面図を示し、  
第2図(b)ないし(d)は電位分布を示す図で  
ある。この第2図に示した2相駆動電荷転送装置  
は、武石晋幸、香山晋監訳「電荷転送デバイス」  
近代科学社29頁に記載されているものである。

第2図(a)において、半導体基板1上には、  
ゲート絶縁膜2が形成される。このゲート絶縁膜  
2上には、半導体基板1に電荷を蓄積するポテン  
シャル井戸を形成するのに必要な電圧を印加する  
ための第1層ゲート電極3と第2層ゲート電極4  
とが形成される。また、半導体基板1の表面層で  
あって、各第2層ゲート電極4の一部下には、ポ  
テンシャルの段差を形成させるために、イオン注  
入層5が形成される。

次に、第2図(a)に示す従来の2相駆動電荷  
転送装置の動作について説明する。

第1層ゲート電極3と第2層ゲート電極4とに  
所定の電圧を印加しない状態では、第1層ゲート

電極3下には、ゲート絶縁膜2の厚さの溜りにより、また第2層のゲート電極4下には、イオン注入層5の有無により、それぞれ第2図(b)に示すような電位差が生じる。

次に、信号電荷6に対してポテンシャルが高くなるような電圧( $V_H$ )を第1層ゲート電極3に印加し、信号電荷6に対してポテンシャルが低くなるような電圧( $V_L$ )を第2層ゲート電極4に印加すると、第2図(c)に示すような電位分布となる。この状態で第1層ゲート電極3a下に信号電荷が注入される。次に、第2層ゲート電極4に電圧( $V_H$ )を印加し、第1層ゲート電極3に電圧( $V_L$ )を印加すると、電位分布は第2図(d)に示すような状態になることにより、信号電荷6は第2層ゲート電極4a下に転送される。この動作を繰返すことにより、信号電荷6は第2図(a)に示す矢印A方向に転送される。

〔発明が解決しようとする問題点〕

従来の2相駆動電荷転送装置は以上のように構成されているので、ゲート電極下の絶縁膜に段差

をつける必要があるため、製作工程が複雑であるとともに製作工程の制御が難しく、また、表面の段差が大きいためゲート電極上に形成される絶縁膜の被覆性が悪くなったり、この絶縁膜上に形成される配線層が切断しやすいという問題点があった。

それゆえに、この発明は上述のような問題点を解消するためになされたもので、絶縁膜の段差を必要としない2相駆動の電荷転送装置を提供することを目的とする。

〔問題点を解決するための手段〕

この発明に係る電荷転送装置は半導体基板上に絶縁膜を形成し、この絶縁膜上に仕事関数の異なる金属あるいは半導体の組合わせにより構成したゲート電極を形成したものである。

〔作用〕

この発明におけるゲート電極はそれを構成している金属あるいは半導体の仕事関数の違いにより、ゲート電極下に2相駆動に必要な電位分布を生じさせる。

- 3 -

- 4 -

〔実施例〕

以下、この発明の一実施例を図について説明する。第1図(a)はこの発明の一実施例の電荷転送装置の断面図であり、第1図(b)はゲート電極下の電位分布を示す図である。

第1図(a)において、半導体基板1およびゲート絶縁膜2は上述の第1図と同じである。ゲート絶縁膜2上には、半導体基板1に電荷を蓄積するポテンシャル井戸を形成するのに必要な電圧を印加するための第1層ゲート電極7と第2層ゲート電極8とが交互に形成される。絶縁膜2の上であって第1層ゲート電極7と第2層ゲート電極8との間には、各々ゲート電極を分離するための絶縁膜9が形成される。また、第2層ゲート電極8の両端部は電極間に制御できない電位障壁が生じないようにするため絶縁膜9を介して第1層ゲート電極7の端部と重なるように形成される。

第1層ゲート電極7と第2層ゲート電極8とはそれぞれ多結晶シリコン膜により形成され、各々の電極はイオン注入等の方法によりn形多結晶シ

リコン領域10とp形多結晶シリコン領域11とから構成される。

第1図(a)に示すゲート電極の構造においては、n形多結晶シリコンとp形多結晶シリコンとの仕事関数(結晶中の電子を真空に取り去るに要するエネルギー)が異なるためゲート電極下の信号電荷(電子)に対する電位分布はゲート電極に電圧を印加しない場合、第1図(b)に示すようになる。ゲート電極下にこのような電位分布が生じるため、従来例と同様な2相のクロックパルス信号を印加することによって、信号電荷を第1図(a)に示す矢印B方向に転送することができる。なお、上述の実施例では、ゲート電極に多結晶シリコンを用いているが、ゲート電極に仕事関数の異なる金属あるいは他の半導体を用いてもよい。また、上述の実施例では個々の電極が2種類の半導体で構成されているものについて説明したが、3種類以上の金属または半導体を用いて、転送方向に向かうポテンシャル井戸ができるように構成してもよい。

- 5 -

- 6 -

なお、上述の実施例では、信号電荷が電子の場合について説明したが、信号電荷は正孔でもよい。但し、半導体基板が同一構造の場合には、電荷の転送方向は第1図(a)に示す矢印B方向と逆になる。

#### 〔発明の効果〕

以上のように、この発明によれば、ゲート電極を仕事関数の異なる金属または半導体で構成することにより、2相駆動の電荷転送に必要な電位分布を実現したので、製造工程が簡単でかつ表面の段差が少ない電荷転送装置が得られる。

#### 4. 図面の簡単な説明

第1図(a)はこの発明の一実施例の電荷転送装置を示す断面図であり、第1図(b)はゲート電極下の電位分布を示す図である。第2図(a)は従来の2相駆動電荷転送装置の断面図であり、第2図(b)ないし(d)はゲート電極下の電位分布を示す図である。

図において、1は半導体基板、2はゲート絶縁膜、7は第1層ゲート電極、8は第2層ゲート電

極、9はゲート電極分離のための絶縁膜、10はn形多結晶シリコン、11はp形多結晶シリコンを示す。

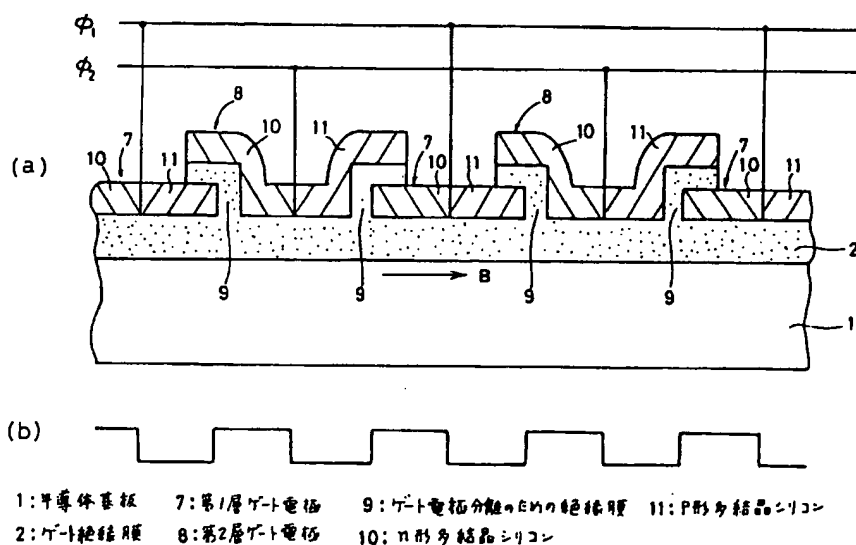
なお、図中、同一符号は同一、または相当部分を示す。

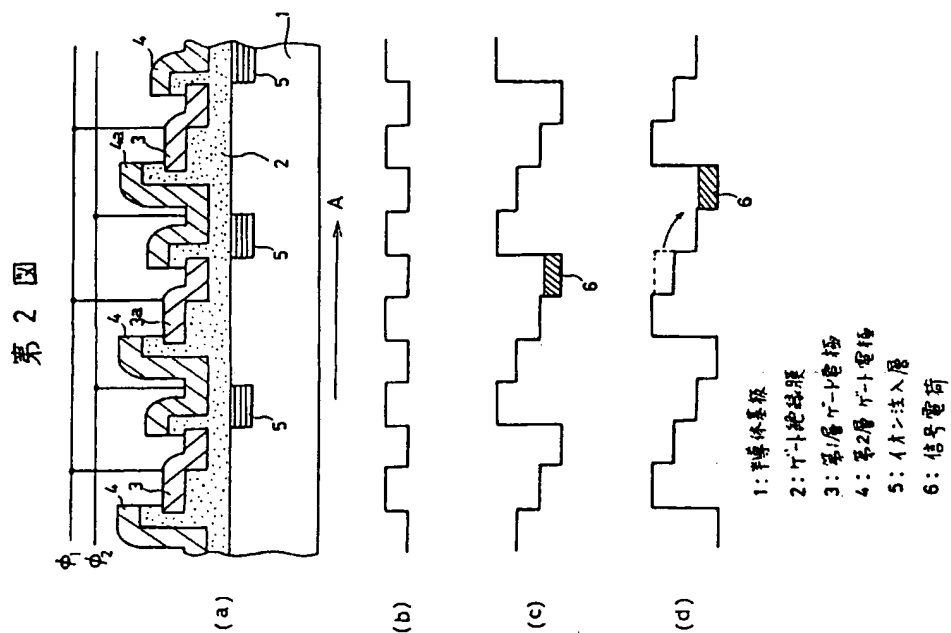
代理人 大 岩 増 雄

- 7 -

- 8 -

第1図





第1頁の続き

⑫発明者 油谷 直毅

伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑬発明者 上野 雅史

伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

手続補正書(自発)  
61 7 22  
昭和 年 月 日

特許庁長官殿

1. 事件の表示 特願昭 60-268428号

2. 発明の名称

電荷転送装置

3. 補正をする者

事件との関係 特許出願人  
住 所 東京都千代田区丸の内二丁目2番3号  
名 称 (601)三菱電機株式会社  
代表者 片山 二郎  
志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号  
三菱電機株式会社内  
氏 名 (7375)弁理士 大 岩 増 雄  
(連絡先03(213)3421特許部)

5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

- (1) 明細書第2頁第4行の「(b)ないし(d)は電位分布を示す」を「(b)ないし(d)はゲート電極下の電位分布を示す」に訂正する。
- (2) 明細書第6頁第19行の「に内かうポテンシャル井戸」を「に向かって段階的に深くなるポテンシャル井戸」に訂正する。

以上

方式  
審査 (見玉)

